

短波帯高効率 AM 送信機実現に向けての検討

山添 雅彦^{†a)} 生岩 量久^{††} 若井 一顕[†] 角谷 知秀[†]

A Study on High Efficiency Short-Wave AM Transmitter

Masahiko YAMAZOE^{†a)}, Kazuhisa HAEIWA^{††}, Kazuaki WAKAI[†],
and Tomohide KAKUTANI[†]

あらまし 短波帯 (3~30 MHz) 大電力送信機においては変調部の半導体化は行われているが, 終段 PA も含めた全半導体化は技術的に難しく, いまだ実現されていない. 筆者らは, 100 kW 級短波帯大電力送信機の全半導体化を目指して検討を行い, 高効率を得るための最適なパワーデバイス (MOSFET) を選定するとともに, 高効率を実現するための回路及び良好な直線性を得るための合成方法を提案した. また, 短波帯においては中波帯で使用されているデジタル処理型 AM 変調方式デバイスの寄生ダイオードによる損失増大という課題があり, そのまま採用することができないことを示した. 更に, 短波帯高効率 AM 送信機を実現させるための最適な変調方式, 回路構成を提案した.

キーワード 短波帯, 高効率, 送信機, 電力増幅器, MOSFET

1. ま え が き

短波帯 (3~30 MHz) 大電力送信機においては変調部の半導体化は行われているが, 終段電力増幅器 (以下, PA と称する) も含めた全半導体化は技術的に難しく, いまだ実現されていない. 一方, 中波帯 (0.5~1.6 MHz) においては既にデジタル技術を導入した高効率で信頼性の高い 500 kW 級デジタル処理型 AM 送信機が開発, 実用化されている [1]~[3]. 短波帯においてもこのようなデジタル処理型送信機が実現できればメリットは大きい.

本論文においてはまず, 短波帯で動作する高効率大電力送信機の実現性について理論と実験の両面から検討を行った. 具体的には, 電力増幅器において高効率を得るためのパワーデバイスの選定, 高効率化を得るための回路の提案, 及び良好な直線性を得るための電力加算方法を提案した. また, 短波帯においては中波帯で使用されているデジタル処理型 AM 変調方式はデバイスの寄生ダイオードによる損失増大という課題

があり, そのまま採用することができないことを示した. 更に, 短波帯高効率 AM 送信機を実現させるための最適な変調方式, 回路構成を提案した.

2. 電力増幅器の検討

2.1 パワーデバイスの選定

図 1 にフルブリッジ形 SEPP (Single Ended Push-pull) 形 PA の基本回路構成を示す. 出力回路の L と C は基本周波数 (スイッチング周波数) に直列共振 (電流共振) しており, 各 MOSFET (Q1~Q4) と負荷抵抗 RL に基本波電流を流すことにより, 高効率化

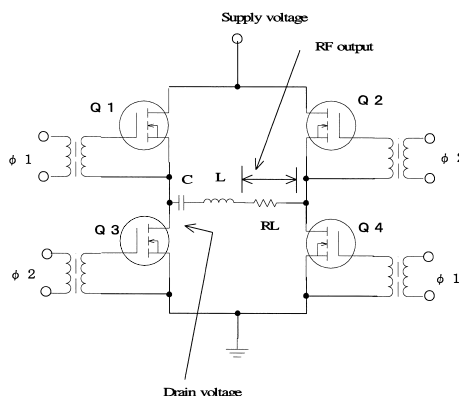


図 1 フルブリッジ形 SEPP 回路
Fig.1 Full bridged type SEPP circuit.

[†] NHK 技術局, 東京都

NHK Engineering Administration Department, 2-2-1 Jinnan, Shibuya-ku, Tokyo, 150-8001 Japan

^{††} 広島市立大学情報科学部, 広島市

Hiroshima City University, 3-4-1 Ozuka-Higashi, Asaminami-ku, Hiroshima-shi, 731-3194 Japan

a) E-mail: yamazoe.m-iw@nhk.or.jp

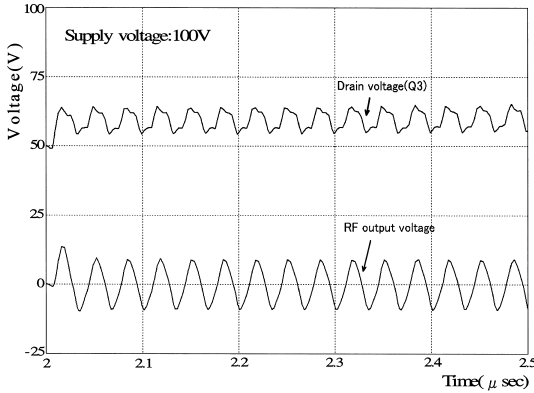


図 2 30 MHz 時における一般的な MOSFET 使用時のドレイン電圧と出力電圧波形 (シミュレーション)
Fig. 2 Drain voltage and output voltage waveforms using general type MOSFETs at 30 MHz (Simulation).

が図られている [4], [5] .

中波帯で使用されている一般的な MOSFET を用いてスイッチング増幅 (D 級増幅) する場合, デバイスのターンオン/ターンオフ時間は 50 ns 程度であるため, 短波帯ではスイッチング動作に追従させることは困難である. 図 2 は 30 MHz において, ターンオン/ターンオフ時間 (τ_o) は 50 ns, オン抵抗 (R_{on}) は 1.1Ω , 入力容量は 305 pF, 帰還容量は 158 pF, 出力容量 (C_o) は 514 pF の MOSFET を用いて, 図 1 のドレイン電圧 (Q3) 及び, 回路出力電圧を Spice でシミュレーションしたものである. ここで, 電源電圧は 100 V, 出力回路の L は $0.265 \mu\text{H}$, 出力回路の C は 106 pF , 出力回路負荷抵抗 (R_L) は 50Ω としている.

図 2 で明らかなように, 立上り・立下り時間が遅いため, スwitching動作が行われず, 出力電圧は 10Vp 程度しか得ることができない.

近年, 電力変換技術の進歩に伴い, 高周波 MOSFET (以下, RF MOSFET と称する) が普及し始めた. この MOSFET のターンオン/ターンオフ時間 (τ_o) は約 5 ns 程度であり, 短波帯の最高周波数である 30 MHz まで使用可能と考えられる. 図 3 に 30 MHz でシミュレーションを行った結果を示す. ここで, オン抵抗 (R_{on}) は 0.4Ω , 入力容量は 2000 pF, 帰還容量は 40 pF, 出力容量 (C_o) は 150 pF とした. また, 電源電圧 (E) は 100 V, 出力回路の L は $0.265 \mu\text{H}$, 出力回路の C は 106 pF , 負荷抵抗 (R_L) は 50Ω としている. RF MOSFET は内部インダクタンスを含めてシミュレーションを行った. ドレイン電圧波形はリ

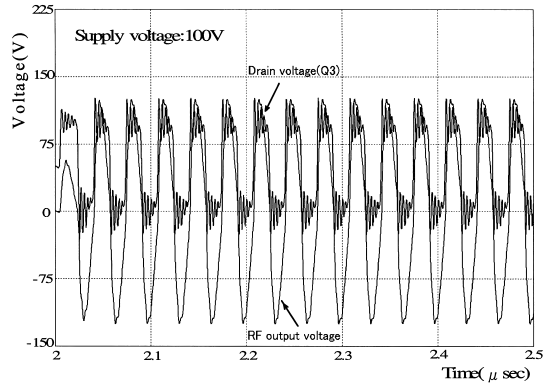


図 3 30 MHz 時における RF MOSFET 使用時のドレイン電圧と出力電圧波形 (シミュレーション)
Fig. 3 Drain voltage and output voltage waveforms using RF MOSFET at 30 MHz (Simulation).

ングが含まれた複雑な波形になっており, またドレイン電流波形も同様にリングングが含まれた複雑な波形になる. RF MOSFET は高速であるためスイッチング動作が可能となり, ドレイン電圧波形として方形波に近い波形 (約 100 V) が得られている. ただし, 寄生ダイオードは高速ではない (約 200 ns) ため, 寄生ダイオードに電流を流す動作をさせる場合は注意が必要である.

2.2 高効率化の検討

2.2.1 理論検討

SEPP 回路のドレイン効率 (η_D) は, 全ドレイン損を P_{DR} , 出力電力を P_o とすれば次式で表される.

$$\eta_D = \frac{P_o}{P_o + P_{DR}} \quad (1)$$

ドレイン損 (P_{DR}) は, オン抵抗 R_{on} による損失 (P_c), FET 出力容量 C_o による充放電損 (P_f) 及びスイッチング過渡期における遷移損 (P_s) の総和となる. ここで, 各損失及び P_{DR} は以下の式で表される [4], [5] .

$$P_c = \frac{k_1(\pi I)^2 R_{on}}{4N} \quad (2)$$

$$P_f = 4K_2 f N C_o E^2 \quad (3)$$

$$P_s = (EI) \left(1 - \frac{\sin \theta_0}{\theta_0} \right) \quad (4)$$

$$P_{DR} = \frac{k_1(\pi P_o)^2 R_{on}}{4N(\eta_D E)^2} + 4K_2 f N C_o E^2 + \frac{P_o(1 - \frac{\sin \theta_0}{\theta_0})}{\eta_D} \quad (5)$$

ここで、 $P_o = \eta_D EI$ としている。

また、本解析ではドレーン波形を方形波、ドレーン電流波形を基本波成分のみ（電流共振のため）としている。 θ_0 は、これら方形波電圧と基本波電流の重なり期間を示し、カタログによるターンオン及びターンオフ時間を平均化している。以上からドレーン効率 (η_D) を求めると、

$$\eta_D = \frac{\frac{\sin \theta_0}{\theta_0} + \sqrt{\left(\frac{\sin \theta_0}{\theta_0}\right)^2 - \frac{(k_1 \pi^2 P_o R_{on}) \left(\frac{4k_2 f N C_o E^2}{P_o} + 1\right)}{(NE^2)}}}{2 \left(\frac{4k_2 f N C_o E^2}{P_o} + 1\right)} \quad (6)$$

ここで、 P_o は出力電力、 E は電源電圧、 f は周波数、 N は 1 ブランチ当りの RF MOSFET 並列接続個数、 R_{on} はオン抵抗、 C_o は出力容量、 $\theta_0 (= 2\pi f \tau_o)$ はスイッチング過渡期における電圧と電流の重なり位相角である。 k_1 は基本 SEPP では 2、フルブリッジ形 SEPP では 1 である。また、 k_2 は基本 SEPP では 1/2、フルブリッジ形 SEPP では 1 である。

式 (6) により η_D を求めた結果を図 4 に示す。ここで、 $P_o = 120 \text{ W}$ 、 $N = 1$ 、 $R_{on} = 0.4 \Omega$ 、 $C_o = 150 \text{ pF}$ 、 $\tau_o = 5 \text{ ns}$ 、 $k_1 = 1$ 、 $k_2 = 1$ としている。

出力 120 W、周波数 30 MHz、電源電圧 100 V の場合、式 (5) のドレーン損のうち、オン抵抗 R_{on} 以外の損失が約 95% を占める。高効率化を実現させるためには、オン抵抗 R_{on} 以外の損失を低減させることが有効である。

図 4 において、最大効率は 40 V 近辺で得られているが、周波数が高くなるにつれて電源電圧の変化に対して効率は著しく低下している。30 MHz 時の予想最大ドレーン効率は 60% 程度となる。

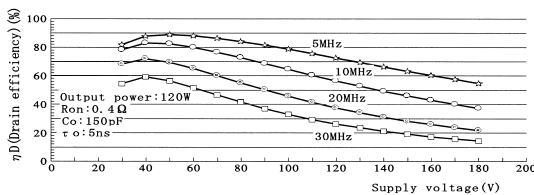


図 4 フルブリッジ形 SEPP 回路の電源電圧に対するドレーン効率の変化（計算値）

Fig. 4 Drain efficiency change of the full bridged type SEPP circuit in term of the supply voltage (calculated).

2.3 高効率化回路の採用

オン抵抗 R_{on} 以外による損失を減らし、高効率化を図る手法として、負荷に誘導性素子を接続する方法を採用した。図 5 に具体的な回路を示す。出力回路にコイル (L_f) 及び直流カット用キャパシタンス (C_f) を挿入し、 Q_1 がオフとなる場合を考えれば L_f に発生する逆起電力で強制的に Q_2 のドレーン、ソース間の電圧を 0 V とし、波形を方形波に近づけることにより高効率を得ている。図 5 においては、負荷インピーダンスを誘導性とする事により、上記と同じ状態を作り出すことができる。図 6 は L_f 、 C_f ありの場合のドレーン効率の実測値と式 (6) による計算値（出力回路は共振状態）を比較したものである。

周波数 (f) は短波帯の中心周波数に近い 13 MHz、電源電圧 (E) は 100 V とし、出力が 120 W になる負荷インピーダンスを複数ポイント求め、それぞれのポイントでのドレーン効率を測定しプロットしている。また、並列接続個数 (N) は 1、オン抵抗 (R_{on}) は 0.4Ω 、出力容量 (C_o) は 150 pF、電圧、電流重なり時間 (τ_o) は 5 ns、 k_1 は 2、 k_2 は 1/2 としている。

計算値において、 $C_o = 150 \text{ pF}$ （カタログ値）とば

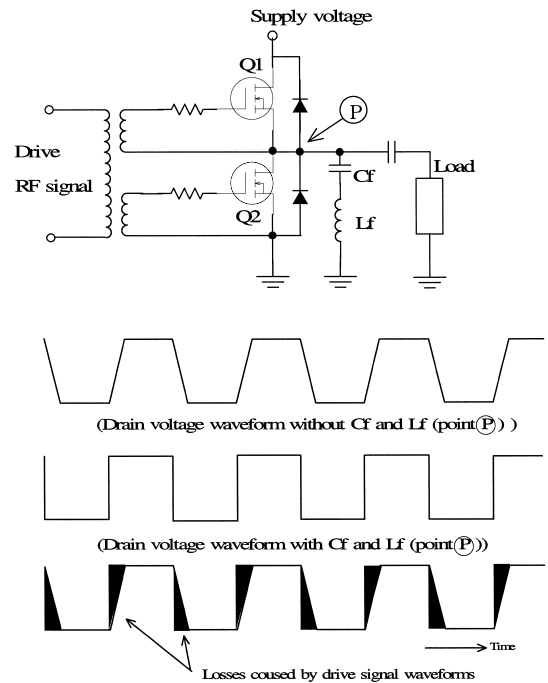


図 5 高効率回路の構成と動作時のドレーン電圧波形
Fig. 5 High efficiency circuit and its drain voltage waveforms.

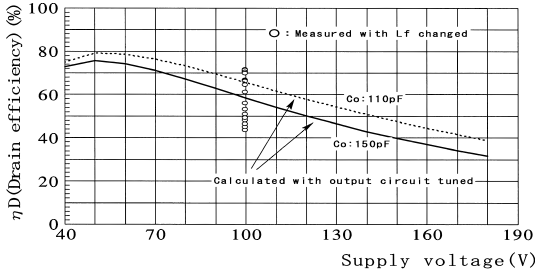


図 6 電源電圧に対するドレーン効率の計算値と実測値の比較

Fig. 6 Calculated and measured drain efficiency in terms of the supply voltage.

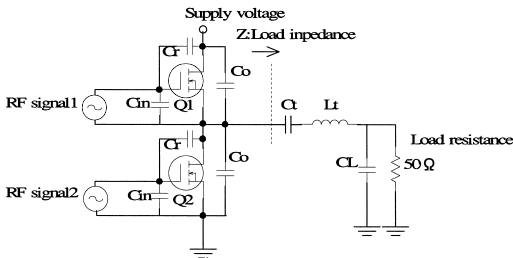


図 7 PA 回路

Fig. 7 power amplifier circuit.

らつきを考慮した $C_o = 110 \text{ pF}$ の両方について求めた。出力容量 (C_o) 110 pF でのドレーン効率計算値と実測値が負荷インピーダンス共振状態のときに一致したため、 $C_o = 110 \text{ pF}$ を実際の値として採用した。図 4 では電源電圧 40 V で最大効率を得られているが、負荷インピーダンス (Z) が 2Ω 程度と低くなりすぎ、効率面、実装面で不利となる。このため、電源電圧を 100 V とし、負荷インピーダンスを約 11Ω にしている。

図 7 に示す回路構成で、負荷インピーダンス (Z) とドレーン効率の関係を求めた。電源電圧が 100 V (一定) のときに出力電力が 120 W (一定) となるよう出力回路を調整した。Spice でシミュレーションを行った結果を図 8 に示す。ここで、RF MOSFET のオン抵抗 (R_{on}) は 0.4Ω 、入力容量は 2000 pF 、帰還容量は 40 pF 、出力容量 (C_o) は 110 pF とした。

図 9 は図 6 の実測値を虚数平面上にプロットしたものである。いずれの場合も負荷インピーダンス (Z) を誘導性とし、高効率化回路と同じ状態とした点が最大効率となっている。図 9 の実測値の最大効率は約 73% となっており、負荷インピーダンスが純抵抗のときより約 8% 向上している。これはオン抵抗 R_{on} 以外

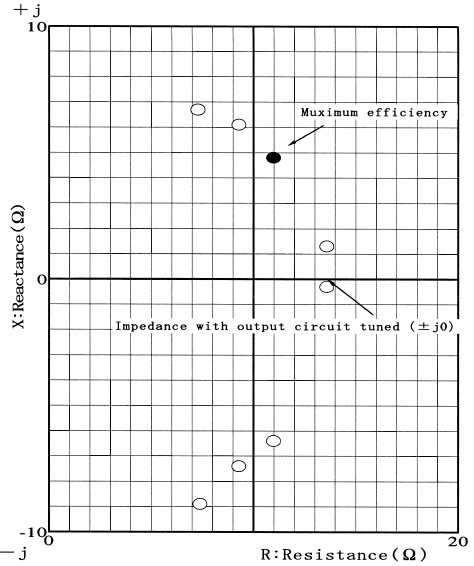


図 8 出力一定時の負荷インピーダンス (Z) の分布 (シミュレーション)

Fig. 8 Load impedance (Z) with the same output power (Simulation).

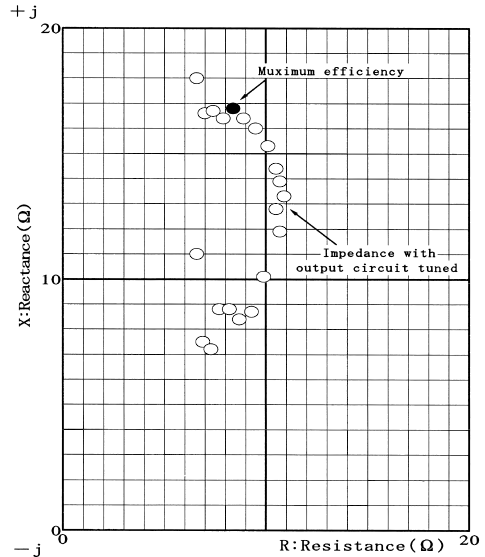


図 9 出力一定時の負荷インピーダンス (Z) の分布 (実測値)

Fig. 9 Load impedance (Z) with the same output power (Measured).

の損失を低減できたためと考えられる。スイッチング回路上に発生するストレーキャパシタンス、及びストレーインダクタンスの影響を最小限とし、ドレーン電圧波形を方形波に近づけることにより、更にドレーン

効率を高められる可能性がある．なお，13 MHz において本 PA を駆動する励振電力は 150 W と大きく，定格出力電力が小さい場合，励振電力を含めた総合効率への影響は大きい．しかしながら，本 PA の定格出力電力は 3 kW であり，実用段階においては定格出力に対する励振電力の比は，約 5%程度に収まると考えている．

3. デジタル処理型短波帯送信機の検討

図 10 は中波帯で実用化されているデジタル処理型 AM 送信機の基本構成である [1] ~ [3]．プログラム音声信号と DC 電圧（無変調時の出力設定用）を加算した入力信号を A-D 変換することによりデジタル信号（PCM 信号）に変換している．このビット情報により電力増幅器（PA）の動作台数（出力が ON の台数）を制御し，直列電力加算することで AM 変調波を得ている．このようにデジタル処理動作により得られた信号から，アナログの被変調波に変換する D-A 変換の役目をするのが直列形電力加算器である．

3.1 ストレージキャパシタンス及びストレインダクタンスが電力加算に与える影響

図 11 にストレージキャパシタンス (C_s)，ストレインダクタンス (L_s) を考慮した場合の電力加算器の回

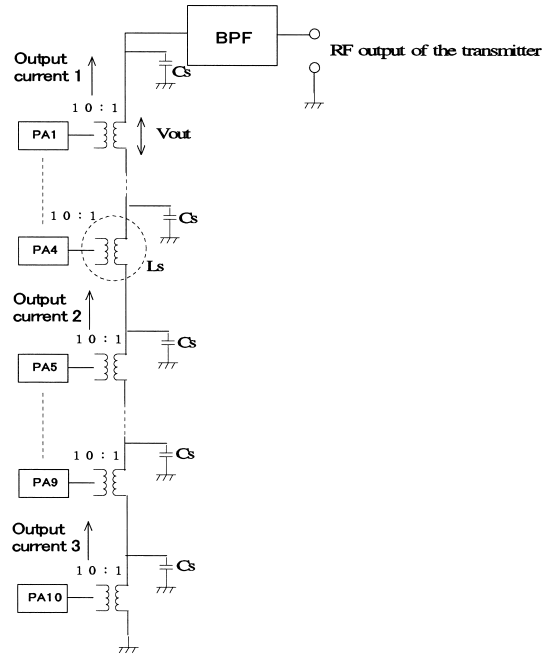


図 11 ストレインダクタンス及びストレージキャパシタンスを考慮した出力回路構成

Fig. 11 Output circuit configuration considering stray capacitance and inductance.

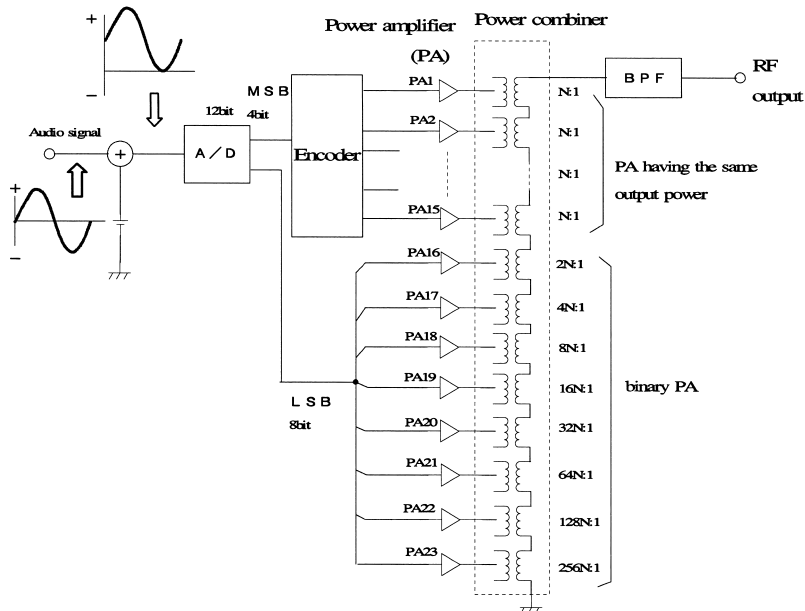


図 10 デジタル処理型中波 AM 送信機の系統

Fig. 10 Schematic diagram of an MF band digital AM transmitter.

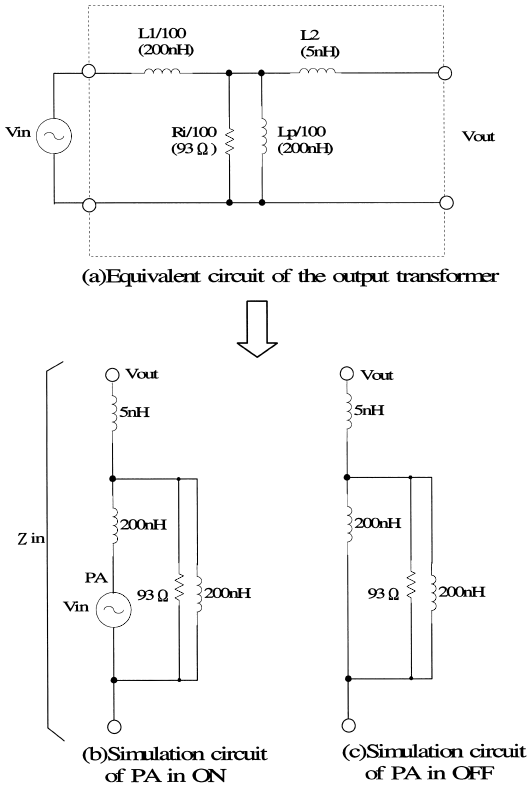


図 12 出力変成器の等価回路

Fig. 12 Equivalent circuit of the output transformer.

路構成を示す。短波帯は中波帯に比べ周波数が 1 けた以上高いため、(1) 各 PA の ON/OFF 制御のばらつきによる波形ひずみの発生、(2) 電力加算器の C_s , L_s による位相及び出力電圧の変動を考慮する必要がある。電力加算器の規模が大きくなるほど、 C_s , L_s が増加する。ここでは、各 PA の出力変成器のリーケージインダクタンスをストレーインダクタンスとしている。

図 11 に示す出力回路で、1 MHz と 30 MHz における出力電圧と電力加算器電流との位相変化をシミュレーションした結果を図 13 と図 14 に示す。ここで、各出力変成器の二次側から PA を見たインピーダンス (Z_{in}) は図 12 の等価回路で表されるものと仮定している (二次側の巻き線数/一次側の巻き線数 (n_2/n_1) は 1/10)。また、一次巻線リーケージインダクタンス (L_1) は $20 \mu\text{H}$ 、二次巻線リーケージインダクタンス (L_2) は $5 \mu\text{H}$ 、励磁インダクタンス (L_p) は $20 \mu\text{H}$ 、鉄損を表す (R_i) は $9.3 \text{ k}\Omega$ と仮定し、巻線抵抗は無視している。各出力変成器の出力電流は、 C_s 及び L_s の影響により電流位相が変化する。1 MHz 時に比べ

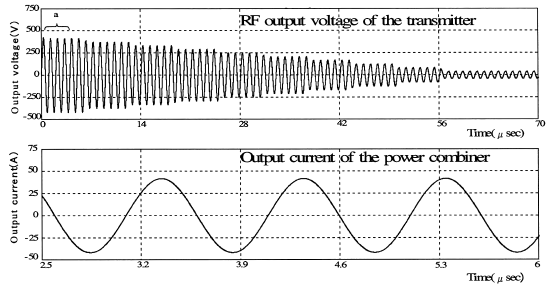


図 13 1 MHz 時の送信機出力電圧と電力加算器電流の波形

Fig. 13 RF Output voltage of the transmitter and power combiner current waveforms at 1 MHz.

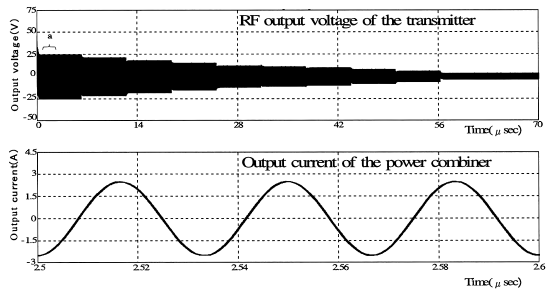


図 14 30 MHz 時の送信機出力電圧と電力加算器電流の波形

Fig. 14 RF Output voltage of the transmitter and power combiner current waveforms at 30 MHz.

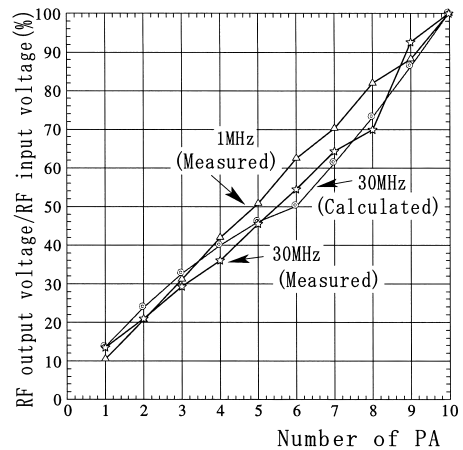


図 15 1 MHz と 30 MHz 時における電力加算器の直線性
Fig. 15 Linearity of the power combiner at 1 MHz and 30 MHz (measured).

て 30 MHz 時は直線性が大きく劣化していることが分かる。

図 15 は 30 MHz において、PA 加算台数に対する電力加算器出力電圧の変化を実測とシミュレーション

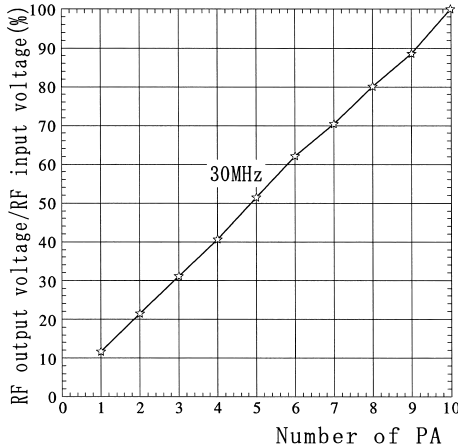


図 16 30 MHz においてストレーキャパシタンス及びストレーインダクタンスを含めて同調させたときの電力加算器の直線性 (実測値)

Fig. 16 Linearity of the power combiner including stray capacitance and stray inductance tuned (measured).

で比較したものである。電力加算器電流位相の変動により、実測、シミュレーションともに電圧直線性が大きく劣化している。この対策として、BPF を C_s 及び L_s を含めて同調させる方法を採用した。

出力回路に挿入される帯域フィルタ (BPF) (図 11 参照) において、 C_s 及び L_s を含めて同調させたときの直線性を図 16 に示す。電流位相の変化が軽減されるため、良好な直線性が得られている。

図 17 に PA 動作台数に対する電力加算器の入力電圧と出力電圧の特性 (伝送特性) を示す。 C_s , L_s がないと仮定すれば、出力変成器の巻数比が 10 : 1 のため、PA 動作台数が 10 台のときは入力電圧と出力電圧が等しくなる。実際には C_s , L_s が存在するため、各 PA から電力加算器出力までの電流位相が変動することで合成出力電圧が著しく減少する。これについても C_s 及び L_s を含めて同調させることにより、特性を改善できた。

図 18 に対策を実施した場合の PA 動作台数に対する電力加算器の入力電圧対出力電圧特性を示す。良好な伝送特性が得られている。 C_s 及び L_s は少ない方が望ましいが、このように C_s 及び L_s を含めて同調させることにより、従来のデジタル処理型 AM 送信機のように PA の ON/OFF 制御を伴う方式でも、直列形電力加算器の使用は可能である。

3.2 RF MOSFET 内寄生ダイオードの低速性 上記対策によって直列形電力加算器が実現できると

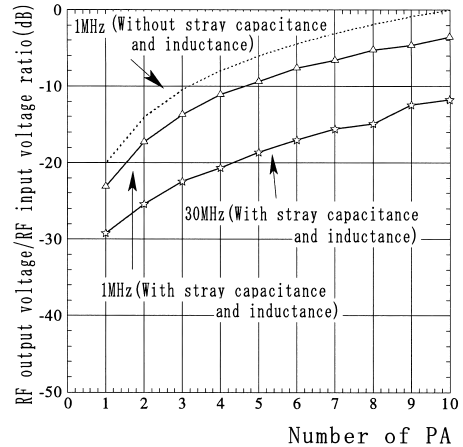


図 17 1 MHz と 30 MHz 時における PA 動作台数に対する電力加算器の出力電圧/入力電圧 (実測値)

Fig. 17 Output voltage/input voltage in terms of the number of on state PA at 1 MHz and 30 MHz (Measured).

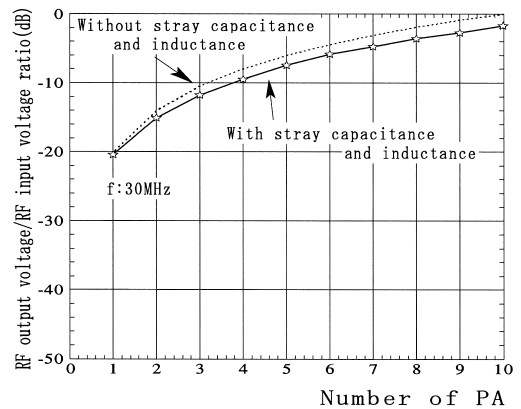


図 18 30 MHz 時で同調させたときの PA 動作台数に対する電力加算器の出力電圧/入力電圧 (実測値)

Fig. 18 Output voltage/input voltage in terms of on state PA with 30 MHz tuned (Measured).

しても、RF MOSFET 内の寄生ダイオードの低速性が課題となる [6]。従来のデジタル処理型 AM 送信機の PA は、その動作原理上、ON 動作中はオン抵抗を通して他 PA からの電流 (出力電流) を還流させているが、OFF 中は PA 内の MOSFET のソースからドレーンに電流を還流させなければならない。

この電流はデバイス内の寄生ダイオードを通じて流れることになるが、リカバリ時間は約 200 ns であり、短波帯周波数の周期 (30 MHz で約 33 ns) に比べて極めて長い。

このため、例えば図 1 の回路においては MOSFET

(Q1, Q3) のドレーンからソースに向かって長時間縦電流が流れ、最悪の場合、デバイスが破損する可能性がある。従来のデジタル処理型 AM 変調方式を採用した場合、この点が課題として残る。

4. 新方式固体化短波帯送信機の提案

前章で論じたように短波帯においては従来のデジタル処理型 AM 変調方式のように変調波に追従させて、PA の ON/OFF を繰り返す方式では信頼性、安定性の面からそのまま利用することは困難と考えられる。また、電力加算器のストレーキャパシタンス及びストレーインダクタンスにより、変調特性（周波数特性、ひずみ率など）は著しく劣化する。この対策として、3 項で述べた出力回路の BPF により、ストレー成分を含めて同調させることで電力加算器の伝送特性や直線性が改善される。しかし、デジタル処理型中波 AM 送信機と同じ方式を短波帯に用いると、大電力送信機では PA を 100 台以上直列加算するため、その規模は大きく、同調させても変調特性に対する安定性が損なわれると考えられる。そこで、図 19 に示すように小電力 PA を少数台使用し、直列電力加算により同時増幅（PA は ON/OFF しない）し、直列電力合

成した出力を並列合成する方式を提案した。

送信部の小型化を考える場合、構成が容易な直列形電力加算器による PA 合成が必要になる。また、PA 加算台数を少数にすることで、電力加算器の規模が小さくなりストレーインダクタンスの発生を抑えることができる。このため、配線の影響を受けにくくなり、瞬間的に過大な電圧が電力加算器に印加されることを防止でき、安定性・信頼性の向上を図ることができる。このように直列形電力加算器を構成するにあたりストレーキャパシタンスとストレーインダクタンスの低減は必須である。提案方式では、並列電力合成方式を併用することにより各送信部間のアイソレーションを十分確保している。現在本方式による送信機を試作中である。

5. む す び

RF MOSFET の採用、高効率化回路の導入により、短波帯においても高効率を実現できる見通しを得た。また、中波帯で使用されているデジタル処理型 AM 変調方式で用いられている直列形電力加算方式を短波帯で使用する場合の問題点と解決法を明らかにするとともに、寄生ダイオードにより生じる課題を明らかにした。送信機を構成する場合、安定性、信頼性の確保に加えて、発熱の低減、小型化、低コスト化に向けて PA ドレーン効率を更に向上させる必要がある。今後は E 級電力増幅器の開発、採用を含め、全半導体化高効率短波帯送信機の実現に取り組んでいきたい。

文 献

- [1] 生岩量久, 中 尚, 宮崎徹郎, “ハイブリッド変調方式中波ラジオ送信機の開発”, 映像学誌, vol.47, no.4, pp.523-527, 1993.
- [2] 生岩量久, 中 尚, 宮崎徹郎, “ハイブリッド変調方式中波ラジオ送信機の性能評価”, 映像学誌, vol.48, no.6, pp.708-716, 1994.
- [3] 山添雅彦, 溝上 徹, 藤谷育司, 山口竹彦, 生岩量久, “500 kW デジタル処理型ラジオ放送機の開発”, 放送技術誌, pp.179-187, 1998.
- [4] 池田弘明, 生岩量久, “MOS-FET を使用した高電力高周波増幅器の設計”, 電学論 (C), vol.106-C, no.2, pp.1-8, 1986.
- [5] 池田弘明, 生岩量久, “ドレーン効率最大法による MOS-FET 式高周波広帯域電力増幅器の一般的設計理論”, 電学論 (C), vol.106-C, no.11, pp.1-8, 1986.
- [6] 入江寿一, “還流ダイオードの逆回復時間によるスイッチング損失の増加”, 電学論, 研究開発ノート, 61-B1, 1986. (平成 17 年 7 月 22 日受付, 11 月 11 日再受付)

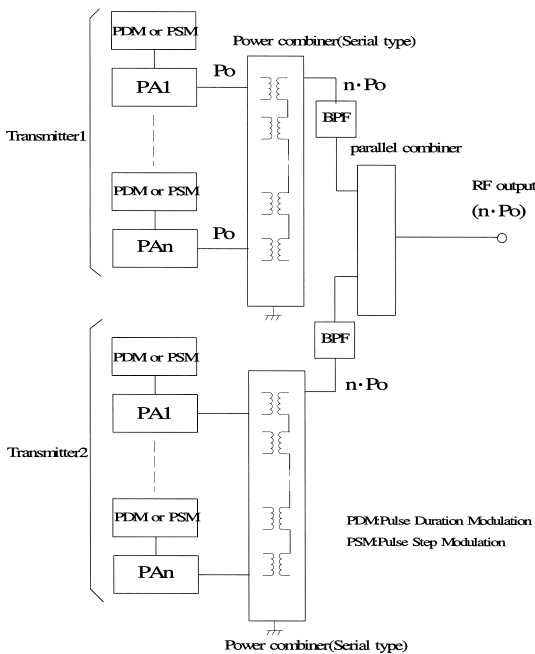


図 19 新短波帯高効率送信機の系統

Fig. 19 Schematic diagram of a new high efficiency short-wave AM transmitter.



山添 雅彦 (正員)

昭 58 鳥取西工業高・電子卒。同年 NHK 入局。同鳥取放送局を経て、平 7 同技術局に勤務。以来、中波送信設備などの設計・開発に従事。現在、同所送信技術センターに所属。平 17 広島市立大学情報科学部大学院博士課程在学。



生岩 量久 (正員：フェロー)

1970 徳島大・工・電気卒。同年、NHK 入局。以来、主として放送用送信装置の設計・開発に従事。2004 年 7 月より、広島市立大学情報科学部教授。工博。東京都発明研究功労賞 (1997)、映像情報メディア学会開発賞 (1998)、進歩賞 (2001) 等を受賞。



若井 一顕 (正員)

昭 44NHK 入局。昭 51 日・大・理工卒。平 7 静岡大学大学院博士課程了。放送衛星技術の開発、中波送信設備の開発に従事。現在、NHK 菟浦久喜ラジオ放送所所長 (工博、技術士、MBA)。



角谷 知秀 (正員)

平 5 北海道立札幌高等技術専門学院卒。同年 (株)NHK アイテック入社。平 13~14 (株)放送衛星システム出向。現在、NHK 菟浦久喜ラジオ放送所に勤務。大電力ラジオ送信業務に従事。